

PACKAGING CONTAINER FOR FOOD AND THE LIKE, AND PACKAGING METHOD USING THE CONTAINER

Patent number: JP6199361
Publication date: 1994-07-19
Inventor: ITO CHIKASHI; TAKAI TOSHIYUKI; WATANABE AKITO
Applicant: CHUO KAGAKU KK
Classification:
- International: B65D71/08; B65D77/20
- european:
Application number: JP19930016905 19930107
Priority number(s): JP19930016905 19930107

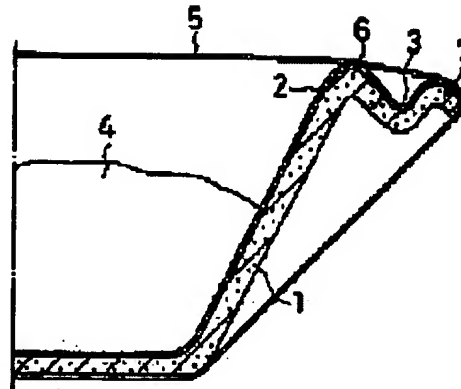
[Report a data error here](#)

Abstract of JP6199361

PURPOSE:To jointly provide a liquid leakage preventive function and easily openable function by forming a layer of ethylene-vinyl acetate copolymer (EVA resin) on the top surface of the edge part of a container.

CONSTITUTION:A container 1 is a simple container without lid made of a synthetic resin sheet or paperboard, etc., and a layer 2 of EVA resin is formed on the top surface of the edge part of the container 1. Then, a liquid reservoir groove 3 is formed at the edge part of the container 1. A food 4, etc., containing a liquid is put in the container 1, and the container 1 is wrapped by a packaging film 5, and the container 1 under this condition is made to pass through, e.g. a shrink-packaging machine consisting of a tunnel type hot air oven, etc., to shrink-package. By doing so, the film 5 is joined to the upper surfaces of the inner and outer ends 6, 7 of the container 1 by the EVA resin layer 2 by the shrinkage of the film 5, and an opening of the container 1 is covered and sealed by the film 5. Then, the film 5 and EVA resin layer 2 are welded by setting the heating quantity at the time of shrink-packaging higher than normal.

Therefore, the liquid leakage can be prevented from happening, and in addition, when the container 1 is opened, the EVA layer is easily cut at the welded area between the film and EVA layer.



Data supplied from the *esp@cenet* database - Worldwide

⑫ 公開特許公報(A)

昭61-99361

⑤ Int.Cl.⁴H 01 L 25/04
H 05 K 1/18

識別記号

庁内整理番号

7638-5F
6736-5F

⑬ 公開 昭和61年(1986)5月17日

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 半導体装置

⑮ 特 願 昭59-221501

⑯ 出 願 昭59(1984)10月22日

⑰ 発 明 者 江 森 伸 二 川崎市中原区上小田中1015番地 富士通株式会社内

⑱ 出 願 人 富 士 通 株 式 会 社 川崎市中原区上小田中1015番地

⑲ 代 理 人 弁 理 士 松 岡 宏 四 郎

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

複数個の半導体チップを多面体の面上に配置し、チップ間の信号伝送路を略直線状に設けてなることを特徴とする半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は複数個の半導体チップを結合してなる半導体装置に関する。

大規模集積回路(LSI)の高機能化、高集積化により、近年各種機能の回路を同一LSI内に構成する場合が多くなってきた。例えばCMOSとTTL、またはアナログとCMOSのデジタル、さらにインタフェイス回路を設けてCMOSとECL等の構成を有するLSIの要求に対し、同一チップ内に構成することは困難である。無理をして強行しても製造工程上、またその歩留りの上からも極めて不利である。

従って回路機能別に独立のチップを用いれば、それぞれに最適なプロセスが適用でき、各機能毎の特徴が生かせることになり、そのため複数個のチップを結合してなるLSIが検討されるようになった。

この場合特に高速LSIにおいては、チップ内の信号の遅れは少なくとも、チップ間結合の配線長が問題となってくる。

〔従来の技術〕

第3図は従来例による複数個のチップよりなるLSIの断面図である。

図は簡単のために、2個のチップよりなる場合を示す。

図において、パッケージ8の上に第1のチップ1を搭載し、その上に第2のチップ4をフェイスアップに載せ、パッド(ボンディングするための接続端子)3、5をワイヤ6でボンディングして両チップを結線する。つぎに第1のチップ1の周辺のパッド2と、パッケージ8にメタライズして形成された内部リード9とをワイヤ7でボンディ

ングする。内部リード9はパッケージの外部リード10に接続されている。11はパッケージの蓋を示す。

この例では両チップの結線をパッド間のワイヤボンディングで行ったが、第1のチップ1の上に第2のチップ4をフェイスダウンに載せ、パンプ(隆起した接続端子)、ビームリードを用いて行う場合もある。

もっと多数のチップを組合わせる場合は、第1のチップ1の代わりに回路パターンを形成した大きな半導体ウエハを用いるか、回路パターンを形成したセラミック基板を用い、この上に多数のチップを載せて結線した構成となる。

〔発明が解決しようとする問題点〕

同規模のLSIを構成する場合にチップを同一平面上に配置すると全体の面積は大きくなり、チップ間の配線長が長くなり信号伝播時間が大きくなる。

〔問題点を解決するための手段〕

上記問題点の解決は、複数の半導体チップを

結線しておく。

チップ14A, 14B, 14C, ... は、その上に形成されたパンプ16と多面体12のパンプ13とを熔融して取り付ける。

第2図(a), (b)は本発明による複数のチップよりなるLSIの分解図で、(a)は多面体の斜視図、(b)はチップの斜視図である。

第2図(a)において、多面体12の5つの面にチップ接続用/チップ接続用兼チップ間接続用のパンプ13を形成する。

第2図(b)において、各チップ14の上には回路パターン15と、多面体のパンプ13に対応するパンプ16を形成する。

実施例ではチップ間接続を結線によって行ったが、光伝送路を用いてもよい。

〔発明の効果〕

以上説明したように本発明によれば、同規模のLSIを構成する場合にチップを同一平面上に配置すると全体の面積は大きくなり、チップ間の配線長が長くなり信号伝播時間が大きくなる。

多面体の面上に配置し、チップ間の信号伝送路を略直線状に設けてなる本発明による半導体装置により達成される。

〔作用〕

球形に近い多面体の各面にチップを配置し、信号の入出力(I/O)間を多面体の中を通して略直線で結ぶ。このようにすると、チップの総面積の割には最長の配線長は短くなり、信号伝播時間は短くなる。

〔実施例〕

第1図(a), (b)はそれぞれ本発明による複数のチップよりなるLSIの斜視図、断面図である。

第1図(a)において、12は多面体として、セラミック等絶縁体よりなる6面体を用い、5つの面に5つのチップ14A, 14B, 14C, ... を搭載する。

第1図(b)において、多面体12の5つの面上にチップと接続するパンプ13を設ける。

パンプ13の内、他のチップと結線するものは、予め他のチップが搭載される面のパンプ位置まで、直線の孔をレーザ加工により開け、両パンプ間を

チップを球面に近い多面体上に配置して、チップ間配線を直線を結ぶことにより、LSIの総面積の割には配線長は短くなり、信号伝播時間は小さくなる。

4. 図面の簡単な説明

第1図(a), (b)はそれぞれ本発明による複数のチップよりなるLSIの斜視図、断面図、

第2図(a), (b)は本発明による複数のチップよりなるLSIの分解図で、(a)は多面体の斜視図、(b)はチップの斜視図、

第3図は従来例による複数のチップよりなるLSIの断面図である。

図において、

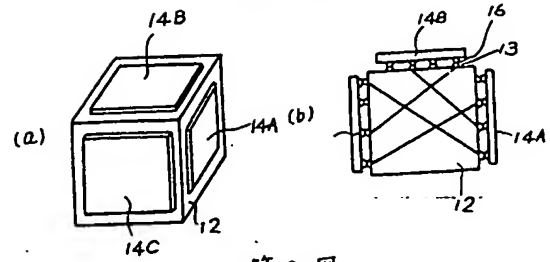
- 1 は第1のチップ、 2 はパッド、
- 3, 5 はパッド、 4 は第2のチップ、
- 6, 7 はワイヤ、 8 はパッケージ、
- 9 は内部リード、 10 は外部リード、
- 11 は蓋、 12 は多面体、
- 13, 16 はパンプ、
- 14A, 14B, 14C, ... はチップ、

15は回路パターン
を示す。

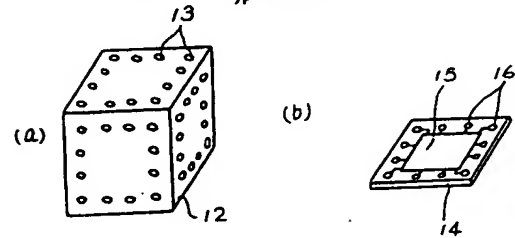
代理人 弁理士 松岡宏四郎



第1図



第2図



第3図

